

PATENT ABSTRACTS OF JAPAN

(11) Publication number : **06-004679**

(43) Date of publication of application : **14.01.1994**

(51) Int.CI.

G06F 15/72

G09G 5/36

(21) Application number : **04-166189**

(71) Applicant : **TOSHIBA CORP**

(22) Date of filing : **24.06.1992**

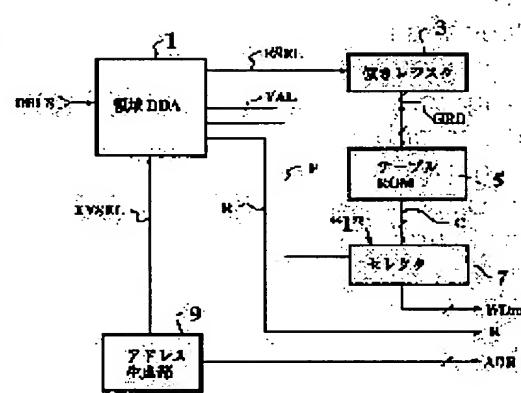
(72) Inventor : **KAI NAOYUKI
NAGASHIMA ICHIRO**

(54) IMAGE PROCESSOR

(57) Abstract:

PURPOSE: To provide an image processor which can plot a polygon that is subjected to anti-aliasing at high speed with less hardware amount by simultaneously executing an anti-aliasing processing and the judgement processing of paint out area on an image processor which efficiently removes the aliasing of a boundary in the paint out or shading of the polygon.

CONSTITUTION: A calculation means 1 which sequentially calculates the linear expression of a two-dimensional coordinate system in accordance with the respective sides of the polygon, judges a relative position relation of plotting points with respect to the polygon and obtains the displacement of the respective plotting points from the sides of the polygon and a conversion means 5 changing the color or gradation of the plotting point near the sides of the polygon based on displacement obtained in the calculation means 1 are provided. Then, the internal part of the polygon is painted out or it is shaded on a bit map memory.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-4679

(43)公開日 平成6年(1994)1月14日

(51)Int.Cl.⁵
G 0 6 F 15/72
G 0 9 G 5/36

識別記号 350
府内整理番号 9192-5L
9177-5G

F I

技術表示箇所

審査請求 未請求 請求項の数 8(全 13 頁)

(21)出願番号 特願平4-166189

(22)出願日 平成4年(1992)6月24日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 甲斐 直行

神奈川県川崎市幸区堀川町580番1号 株

式会社東芝半導体システム技術センター内

(72)発明者 長嶋 一郎

神奈川県川崎市幸区堀川町580番1号 株

式会社東芝半導体システム技術センター内

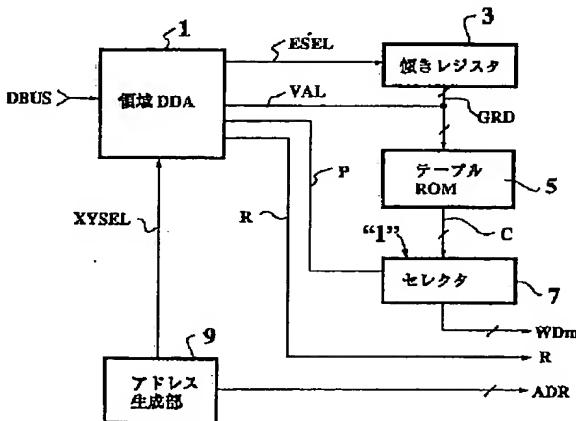
(74)代理人 弁理士 三好 秀和 (外1名)

(54)【発明の名称】 イメージ処理装置

(57)【要約】

【目的】 本発明は、多角形の塗りつぶし或いは陰影付け等における境界のエリヤシングを効率的に除去するイメージ処理装置に関し、アンチエリヤス処理と塗りつぶしにおける領域の判定処理とを同時に行なうことにより、より少ないハードウェア量で、高速にアンチエリヤスされた多角形を描画可能なイメージ処理装置を提供することを目的とする。

【構成】 多角形の各辺に対応して2次元座標系の1次式を順次計算し、描画点の前記多角形に対する相対的位置関係を判定し、各描画点の前記多角形の辺からの変位を求める計算手段1と、前記計算手段1で求められた変位に基づき、前記多角形の辺の近辺の描画点の色または階調を変える変換手段5とを有して構成し、ビットマップメモリ上で前記多角形の内部を塗りつぶす、或いは陰影付けを行なう。



1

【特許請求の範囲】

【請求項1】 多角形の各辺に対応して2次元座標系の1次式を順次計算し、描画点の前記多角形に対する相対的位置関係を判定し、各描画点の前記多角形の辺からの変位を求める計算手段と、

前記計算手段で求められた変位に基づき、前記多角形の辺の近辺の描画点の色または階調を変える変換手段とを有し、

ピットマップメモリ上で前記多角形の内部を塗りつぶす、或いは陰影付けを行なうことを特徴とするイメージ処理装置。

【請求項2】 前記変換手段は、ROMまたはRAMによるテーブルで構成されることを特徴とする請求項1に記載のイメージ処理装置。

【請求項3】 前記計算手段は、ディジタル・ディファレンシャル・アナライザ若しくは直線補間回路で構成されることを特徴とする請求項1または2に記載のイメージ処理装置。

【請求項4】 前記計算手段は、前記多角形を含む、或いは前記多角形に重なる矩形領域を定義し、2次元座標系における2方向のスキャンを該矩形領域内部のみで行なうことを特徴とする請求項1、2、または3に記載のイメージ処理装置。

【請求項5】 前記計算手段は、前記多角形を含む、或いは前記多角形に重なる矩形領域を定義し、2次元座標系における2方向のスキャンを該矩形領域内部で且つ前記多角形内部のみで行なうことを特徴とする請求項1、2、または3に記載のイメージ処理装置。

【請求項6】 幅を持つ直線の両側の辺にそれぞれ対応して2次元座標系の1次式を順次計算し、描画点の前記直線の両側の辺に対する相対的位置関係を判定し、各描画点の前記直線の両側の辺からの変位を求める計算手段と、

前記計算手段で求められた変位に基づき、前記直線の両側の辺の近辺の描画点の色または階調を変える変換手段とを有し、

アンチエリヤスされた直線を描くことを特徴とするイメージ処理装置。

【請求項7】 前記計算手段は、任意の矩形領域を定義して、該矩形領域内部で2次元座標系における2方向のスキャンを行なうことを特徴とする請求項6に記載のイメージ処理装置。

【請求項8】 多角形の各辺に対応して2次元座標系の1次式を順次計算し、描画点の前記多角形に対する相対的位置関係を判定し、各描画点の前記多角形の辺からの変位を求める計算手段と、

前記計算手段で求められた変位に基づき、ピットマップメモリに書き込むべき値と、既に該アドレスに書き込まれている値とを混ぜ合わせるべき比率を決定する比率決定手段とを有し、

2

ピットマップメモリ上で前記多角形の内部を塗りつぶす、或いは陰影付けを行なうことを特徴とするイメージ処理装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、コンピュータグラフィックスにおいて図形及び画像等のイメージ情報の処理を行なうイメージ処理装置に関し、特に、多角形の塗りつぶし、或いは陰影付け等における境界のエリアシングを効率的に除去するイメージ処理装置に関する。

【0002】

【従来の技術】 コンピュータグラフィックス(CG)技術においては、画像はピットマップ、即ち2次元に配列されたピクセルの集まりとして扱う。このため、多角形をピットマップ上に表現する際、図16に示すように境界部分がギザギザになってしまふ。この現象はジャギー或いはエリアシング(aliasing)と呼ばれる。

【0003】 通常はピクセルの階調と組み合わせることで、例えば図17に示すように、辺の近辺の点(図17中、×印)は、階調を変えて描画することで、表示した際のエリアシングを除去することができる。この場合に用いられる技術がアンチエリヤシング(anti-aliasing)またはエリアサンプリングと呼ばれるもので、中でもGupta,Sproullによる方法が良く用いられている。

【0004】 このGupta-Sproullの方法では、ピクセルはピクセル中心の回りに半径1の円錐状の分布を持ったもの(図19参照)とし、この円錐311の体積の内、どの程度の部分が多角形内部に入っているかにより階調を決定する。つまり、この方法は、円錐状の空間フィルタを用いることで、空間周波数分布の内、高周波成分を落とすことでエリアシングを除去しているものである。この方法によれば、フィルタ関数が中心の回りに対称になっていることから、中心からの距離の関数になっており、予め値をテーブルに保持しておくことにより、以下の手順で処理を行なうことができる。

【0005】 (1) 各ピクセルの中心から辺までの距離を求める。

【0006】 (2) この距離を基に、ピクセルをどの階調で塗るかをテーブルを参照して求める。

【0007】 例えば、図18において、多角形のある辺301に対して点A、B、C、及びDを考えると、点B及びCが対象となり、各点から辺301までの距離d_B及びd_Cに基づき、テーブルを参照して階調を求める。尚、点Dは多角形内部の点であるため多角形の色で塗られ、点Aは外部の点であるので塗られない。

【0008】 上記ステップ(1)は、多角形の各辺に沿って、順次加算のみを用いた計算により行なわれる。

【0009】 一方、多角形の塗りつぶし処理では、塗りつぶすべき領域の判定が必要である。領域の判定では、図20に示すように、各yの値について、x方向スキャ

50

ンライン上の両端の点を求め、三角形321を塗っていく。上記Gupta-Sproullの方法では、アンチエリシングのための階調の値は辺に沿って求められるために領域の判定とは別の処理となり、また求められる階調が異なるため、処理が煩雑で、ハードウェア化も困難であった。

【0010】

【発明が解決しようとする課題】以上のように、従来のイメージ処理装置では、アンチエリアス処理の技法として例えばGupta-Sproullの方法を用いており、アンチエリシングのための階調の値は辺に沿って求めるために、塗りつぶし処理における塗りつぶすべき領域の判定とは別の処理となり、また求められる階調が異なるため、処理が煩雑で、ハードウェア化も困難であるという問題があった。

【0011】本発明は、上記問題点を解決するもので、その目的は、アンチエリアス処理と塗りつぶしにおける領域の判定処理とを同時に行なうことにより、より少ないハードウェア量で、高速にアンチエリアスされた多角形を描画可能なイメージ処理装置を提供することである。

【0012】

【課題を解決するための手段】前記課題を解決するために、本発明の第1の特徴は、図1に示す如く、多角形の各辺に対応して2次元座標系の1次式を順次計算し、描画点の前記多角形に対する相対的位置関係を判定し、各描画点の前記多角形の辺からの変位を求める計算手段1と、前記計算手段1で求められた変位に基づき、前記多角形の辺の近辺の描画点の色または階調を変える変換手段5とを具備し、ピットマップメモリ上に前記多角形の内部を塗りつぶす、或いは陰影付けを行なうことである。

【0013】本発明の第2の特徴は、請求項1に記載のイメージ処理装置において、前記変換手段5は、ROMまたはRAMによるテーブルで構成されることである。

【0014】本発明の第3の特徴は、請求項1または2に記載のイメージ処理装置において、前記計算手段1は、ディジタル・ディファレンシャル・アナライザ若しくは直線補間回路で構成されることである。

【0015】本発明の第4の特徴は、請求項1、2、または3に記載のイメージ処理装置において、前記計算手段1は、前記多角形を含む、或いは前記多角形に重なる矩形領域を定義し、2次元座標系における2方向のスキャンを該矩形領域内部のみで行なうことである。

【0016】本発明の第5の特徴は、請求項1、2、または3に記載のイメージ処理装置において、前記計算手段1は、前記多角形を含む、或いは前記多角形に重なる矩形領域を定義し、2次元座標系における2方向のスキャンを該矩形領域内部で且つ前記多角形内部のみで行なうことである。

【0017】また、本発明の第6の特徴は、図1に示す如く、幅を持つ直線の両側の辺にそれぞれ対応して2次元座標系の1次式を順次計算し、描画点の前記直線の両側の辺に対する相対的位置関係を判定し、各描画点の前記直線の両側の辺からの変位を求める計算手段1と、前記計算手段1で求められた変位に基づき、前記直線の両側の辺の近辺の描画点の色または階調を変える変換手段5とを具備し、アンチエリアスされた直線を描くことである。

【0018】本発明の第7の特徴は、請求項6に記載のイメージ処理装置において、前記計算手段1は、任意の矩形領域を定義して、該矩形領域内部で2次元座標系における2方向のスキャンを行なうことである。

【0019】更に、本発明の第8の特徴は、図1に示す如く、多角形の各辺に対応して2次元座標系の1次式を順次計算し、描画点の前記多角形に対する相対的位置関係を判定し、各描画点の前記多角形の辺からの変位を求める計算手段1と、前記計算手段1で求められた変位に基づき、ピットマップメモリに書き込むべき値と、既に該アドレスに書き込まれている値とを混ぜ合わせるべき比率を決定する比率決定手段5及び55とを具備し、ピットマップメモリ上で前記多角形の内部を塗りつぶす、或いは陰影付けを行なうことである。

【0020】

【作用】本発明のイメージ処理装置では、多角形の塗りつぶしにおける領域の判定処理とアンチエリアス処理のための計算を同時に同一のハードウェアで行なうことが大きな特徴である。

【0021】先ず、塗りつぶしにおける領域の判定処理について説明する。多角形の各辺は次の直線の式で表される。

【0022】

$$f(x, y) = a \times x + b \times y + c = 0 \quad (1)$$

ここで、符号が次式を満たすように定義されているものとする。

【0023】

$$f(x, y) > 0 \quad \text{多角形内部}$$

$$f(x, y) = 0 \quad \text{辺上}$$

$$f(x, y) < 0 \quad \text{多角形外部} \quad (2)$$

40 更に、(1)式には全体に正数を掛ける自由度があるが、これは、

辺の直線の長軸がX軸の場合は、 $b = \pm 1$ (3)

辺の直線の長軸がY軸の場合は、 $a = \pm 1$

となるように正規化する。従って、

$$\text{長軸がX軸: } f(x, y) = a \times x \pm y + c \quad (4)$$

$$\text{長軸がY軸: } f(x, y) = \pm x + b \times y + c \quad (5)$$

となる。

【0024】多角形の各辺について $f(x, y)$ の符号を知ることで、点 (x, y) が多角形の内部に位置するかどうかを判定できる。即ち、全ての辺について f

$(x, y) > 0$ となる点が多角形内部の点である。

【0025】一方、 $f(x, y)$ の値は、点 (x, y) の単軸方向の辺までの距離（符号付きの値）を表す。例えば、多角形が図2に示すような辺201を有する場合、点A及びBから辺201までのY軸方向の距離 d_{YA} 及び d_{YB} は、 $f(x_A, y_A)$ 及び $f(x_B, y_B)$ で与えられる。これらは、辺201までの垂直距離ではないが、辺201の傾きと合わせて、変換手段（テーブルROM）5のキーとして用いることで、階調の値を求めることができる。

【0026】 $f(x, y)$ の値が一定の範囲内、例えば $-1 \leq f(x, y) < 1$ の時に、アンチエリエスの処理対象として階調を変える場合、1つの辺に注目して以下の処理を行なう。

【0027】即ち、 $f(x, y) < -1$ の時には、多角形外部であり描画せず、 $-1 \leq f(x, y) < 1$ の時には、辺の近辺であり階調を変えて描画し（但し、他の辺については多角形内部の場合）、 $f(x, y) \geq 1$ の時には、多角形内部であり描画する（但し、他の辺についても多角形内部の場合）。

【0028】本発明の第1、第2、第3、第4、及び第5の特徴のイメージ処理装置では、計算手段1により多角形の各辺に対応して2次元座標系の1次式を順次計算し、また描画点の前記多角形に対する相対的位置関係を判定し、更に各描画点の前記多角形の辺からの変位を求め、この変位に基づき、変換手段5により前記多角形の辺の近辺の描画点の色または階調を変え、ビットマップメモリ上で前記多角形の内部を塗りつぶす、或いは陰影付けを行なうようにしている。尚、計算手段1は、前記多角形を含む、或いは前記多角形に重なる矩形領域を定義して、2次元座標系における2方向のスキャンを該矩形領域内部のみ、或いは該矩形領域内部で且つ多角形内部のみで行なうようにすることも可能である。

【0029】これにより、従来独立の処理であった、アンチエリエスの為の変位の計算処理と、塗りつぶしにおける多角形の内部領域の判定処理とを共通に行なうことができ、より少ないハードウェア量で、高速にアンチエリエス処理を施した多角形を描画することができる。

【0030】また、本発明の第6及び第7の特徴のイメージ処理装置では、計算手段1により幅を持つ直線の両側の辺にそれぞれ対応して2次元座標系の1次式を順次計算し、また描画点の前記直線の両側の辺に対する相対的位置関係を判定し、更に各描画点の前記直線の両側の辺からの変位を求め、この変位に基づき、変換手段5により前記直線の両側の辺の近辺の描画点の色または階調を変え、アンチエリエスされた直線を描くようにしている。尚、計算手段1は、任意の矩形領域を定義して、該矩形領域内部で2次元座標系における2方向のスキャンを行なうことも可能である。

【0031】これにより、アンチエリエスの為の変位の

計算処理と、塗りつぶしにおける幅を持つ直線の内部領域の判定処理とを共通に行なうことができ、より少ないハードウェア量で、高速にアンチエリエス処理を施した直線を描画することができる。

【0032】更に、本発明の第8の特徴のイメージ処理装置では、計算手段1により多角形の各辺に対応して2次元座標系の1次式を順次計算し、また描画点の前記多角形に対する相対的位置関係を判定し、更に各描画点の前記多角形の辺からの変位を求め、この変位に基づき、比率決定手段5及び5.5によりビットマップメモリに書き込むべき値と、既に該アドレスに書き込まれている値とを混ぜ合わせるべき比率を決定し、ビットマップメモリ上で前記多角形の内部を塗りつぶす、或いは陰影付けを行なうようにしている。

【0033】これにより、上述の第1～第7の特徴のイメージ処理装置を3次元グラフィックの多角形の陰影付け処理等に適用することができる。

【0034】【実施例】以下、本発明に係る実施例を図面に基づいて説明する。

【0035】図1に本発明の第1の実施例に係るイメージ処理装置の構成図を示す。

【0036】同図において、本実施例のイメージ処理装置は、多角形の各辺について直線式 $f(x, y)$ の値を計算する領域DDA（Digital Differential Analyzer；直線補間回路）1と、描画アドレスADRを生成するアドレス生成部9と、多角形の各辺の傾きを保持する傾きレジスタ3と、階調の値を保持するテーブルROM5と、セレクタ7とから構成されている。

【0037】アドレス生成部9では、例えば図6に示すように、描きたい多角形203を包含する矩形領域205のアドレスを順次発生する。また、アドレスの変化方向がX軸方向かY軸方向かを示す信号XYSELが領域DDA1に対して出力されており、領域DDA1では、この信号XYSELに応じて直線式 $f(x, y)$ の計算を行なう。

【0038】領域DDA1からは、多角形のどの辺の近辺の点であるかを示す信号が output されており、この信号がレジスタファイルで構成される傾きレジスタ3の出力を選択する辺選択信号ESELとなる。

【0039】また領域DDA1からは、辺選択信号ESELが指定する辺について、直線式 $f(x, y)$ の値を -1 から 1 の範囲で表す変位信号VALが output されており、辺選択信号ESELで選択された辺の傾きの値GRDとこの変位信号VALとを合わせてテーブルROM5のキーとしている。

【0040】テーブルROM5から読み出された階調の値Cはセレクタ7の入力となる。セレクタ7のもう1つの入力は階調1を表す信号であり、領域DDA1からの辺の近辺であることを示す領域判定信号Pを選択信号と

して入力して選択出力する。セレクタ7の出力は、画像メモリ(図示しない)に対するライトデータWDmとなる。

【0041】更に領域DDA1からは、多角形内部または辺の近辺であることを示す領域判定信号Rが出力されており、画像メモリに対するライトイネーブル信号として用いられる。

【0042】このような構成により、本実施例では以下のようにしてアンチエリアスされた多角形の描画が行なわれる。

【0043】即ち、アドレス生成部9が生成するアドレスADRの内、多角形の内部及び辺の近辺の点に関して描画が行なわれる。多角形の内部の点については、描画するデータは階調1であるが、辺の近辺の点については、その辺の直線式 $f(x, y)$ の値とその辺の傾きからテーブルROM5により求められた階調の値Cである。このように本実施例のイメージ処理装置では、アンチエリアスのための点と辺の距離計算が同一のハードウェアで行なわれている。

【0044】次に、本実施例の領域DDA1について詳細に説明する。尚、ここでは、多角形として三角形を扱う場合について説明するが、一般的な多角形への拡張は容易である。

【0045】図3に領域DDA1の詳細構成図を示す。同図において、領域DDA1は、三角形の各辺に対応する3つの辺DDA、即ち第1辺DDA11、第2辺DDA12、及び第3辺DDA13と、プライオリティエンコーダ*

$$\begin{aligned} R &= (P_0 + Q_0) \cdot (P_1 + Q_1) \cdot (P_2 + Q_2) \\ Q &= Q_0 \cdot Q_1 \cdot Q_2 \\ P &= R \cdot /Q \end{aligned}$$

【0051】ここで、記号“・”は論理積、“+”は論理和、“/”は論理否定を示す。

【0052】図4に辺DDA11、12、及び13の詳細構成図を示す。同図に示すように、辺DDA11、12、及び13は、レジスタYA、XA、YC、及びXC、セレクタ21及び22、加算器23、並びに出力値生成回路25から構成されている。

【0053】レジスタYA、XA、YC、及びXCは、外部からのデータバスDBBUSにより動作開始時に値をセットできるようになっている。レジスタYA及びXAはセレクタ21を介して、また、レジスタYC及びYCはセレクタ22を介して加算器23の入力となる。尚、これらのレジスタYA、XA、YC、及びXC、セレクタ21及び22、並びに加算器23は、共通に1ビットで構成されており、MSB(最上位ビット)は符号ビットsign、下位mビットは小数部dec、これらの間の1-m-1ビットは整数部intになっており、2の補数表現をとっている。

【0054】2つのセレクタ21及び22は、共通に、アドレス生成回路9からの選択信号XYSELにより、

* コーダ15と、セレクタ17と、領域判定回路19とから構成されている。

【0046】各辺DDA11、12、及び13からは、描画点が辺の近辺であることを示す信号P0、P1、及びP2と、描画点がその辺に対して三角形の内部であることを示す信号Q0、Q1、及びQ2と、各辺についての直線式 $f(x, y)$ の値の符号を含んだ小数部V0、V1、及びV2とがそれぞれ出力されている。

【0047】描画点が辺の近辺であることを示す信号P10、P1、及びP2は、プライオリティエンコーダ15により2ビットの信号となる。通常は、信号P0、P1、及びP2の内0または1つが“1”となるが、頂点付近では2つが“1”となることがあるためにプライオリティエンコーダを用いている。

【0048】このプライオリティエンコーダ15の出力は、外部に対する辺選択信号ESELとなるだけでなく、セレクタ17において直線式 $f(x, y)$ の値の符号を含んだ小数部V0、V1、及びV2を選択する選択信号にもなる。このセレクタ17の出力は、変位信号VALとなる。

【0049】領域判定回路19では、描画点が辺の近辺であることを示す信号P0、P1、及びP2と、描画点がその辺に対して三角形の内部であることを示す信号Q0、Q1、及びQ2とを入力して、以下の論理により領域判定信号P及びRを生成する。

【0050】

【数1】

$$\begin{aligned} R &= (P_0 + Q_0) \cdot (P_1 + Q_1) \cdot (P_2 + Q_2) \\ Q &= Q_0 \cdot Q_1 \cdot Q_2 \\ P &= R \cdot /Q \end{aligned}$$

(図6において) X軸方向にスキャンする時はレジスタXA及びXCを選択し、次のY軸方向のラインに進む時はレジスタYA及びYCを選択するようになっている。レジスタXA及びXCが選択された際は、加算結果はレジスタXAに格納されるが、レジスタYA及びYCが選択された際は、加算結果はレジスタXA及びYAの両方に格納される。尚、レジスタXC及びYCは、辺の直線式(1式)におけるa及びbがセットされる定数レジスタである。

【0055】出力値生成回路25は、図5に示すような論理構成を有し、レジスタXAの出力XAの符号ビットsign、整数部int、及び小数部decから、描画点が辺の近辺であることを示す信号Pi(i=0, 1, 2)、描画点が三角形の内部であることを示す信号Qi、並びに、辺の直線式 $f(x, y)$ の値の符号を含む小数部Viを生成する。

【0056】本実施例では、辺の直線式 $f(x, y)$ の値と傾きの両方をテーブルROM5のキーとして用いているが、傾きを省くことも可能である。この場合、発生する画像の品質がやや劣化する。また、テーブルROM

5を省略し、辺の直線式 $f(x, y)$ の値をそのまま階調の値として用いることもできる。更に、テーブルROM5をRAMにより構成すること、或いはPLAまたはランダムロジックにより構成することも可能である。

【0057】また本実施例では、多角形を包含する矩形の領域全体をスキャンするようにしているが、スキャン方法を変更して、多角形の部分のみスキャンすることで、描画時間を減らすようにすることも可能である。この変形例について、以下詳細に説明する。

【0058】本変形例では、図7に示すように、三角形211について次の順番でスキャンしながら、領域DDA1により辺の直線式 $f(x, y)$ の値を計算していく。この時、各ライン毎に、次のラインのDDA計算のために情報を保存すべき点が1つずつ存在する。

【0059】(1) X軸方向のスキャン開始点が領域内であれば、保存すべき点とする(図7中、点P1)。

【0060】(2) X軸方向に計算を行ない、初めて領域内に入った点を保存すべき点とする(点P2, P3)。

【0061】(3) 計算を継続し、領域外に出た時点で、そのラインの処理を終了する。

【0062】(4) 保存した点から、Y軸方向へ1点分移動する。

【0063】(5) 移動した点(点P1y, P2y, P3y)から新たにX軸方向のスキャンを行なう。

【0064】以上の処理をライン数分繰り返す。

【0065】本変形例では、三角形の左辺についてX座標が増える向きにYの変化方向を決める必要がある。このため、例えば、図8に示すような三角形221の場合、上下に2分割し、上半分についてはY座標が減少する方向に、下半分についてはY座標が増加する方向にスキャンを行なう。

【0066】本変形例の方法を採用する場合、辺DDA11、12、及び13は、図9に示すような構成となる。図4におけるレジスタYAの代わりにレジスタSAVEを備え、保存すべき点については、レジスタXAの内容をレジスタSAVEに転送する。またX軸方向のスキャン時には、

$$(XA) + (YC) \rightarrow (XA)$$

の処理を行なう。更に、上記ステップ(4)のY軸方向への移動の際には、

$$(YA) + (YC) \rightarrow (XA)$$

の処理を行なう。

【0067】更に別の変形例として、幅を持つアンチエリエアスされた直線を描画することもできる。図10に示すように、幅を持つ直線の両側線231及び232を2つの辺DDAに対応させねばよい。また、直線の両端はバウンディングボックス233により切断することができる。

【0068】次に、図11に本発明の第2の実施例に係るイメージ処理装置の構成図を示す。本実施例は、本發

明を3次元グラフィックの多角形の陰影付け処理に適用したものである。

【0069】同図において、本実施例のイメージ処理装置は、領域DDA1、アドレス生成部9、傾きレジスタ3、テーブルROM5、セレクタ7、色DDA51、ZDDA53、及びピクセル演算部55から構成されている。

【0070】領域DDA1、アドレス生成部9、傾きレジスタ3、テーブルROM5、及びセレクタ7の詳細構成及び動作については、第1の実施例と同様であるが、セレクタ7の出力が階調そのものではなく、 α ブレンディングのための補間係数 α として用いられている点が異なる。

【0071】色(R, G, B)の補間、並びにZ値の補間は辺DDA11、12、及び13と同様に、次の1次補間で行なわれる。

【0072】

$$f(x, y) = a \times x + b \times y + c \quad (7)$$

色DDA51は、図12に示すように、3つのDDA、

20 即ちR・DDA51r、G・DDA51g、及びB・DDA51bからなる。これら、R・DDA51r、G・DDA51g、及びB・DDA51b、並びにZDDA53は、図13に示す構成をとる。これは、領域DDA1における辺DDA11、12、及び13とほぼ同様の構成であるが、出力SDj(j=r, g, b)またはZiは、単にレジスタXAの整数部intを取り出すだけになっている。

【0073】ピクセル演算部55は、Zチェック、並びにアンチエリエアスのための α ブレンディングを行なう。

30 色DDA51からの色値SD、ZDDA53からのZ値Zi、バッファメモリ(図示せず)から読み込んだ色値DDm及びZ値Zm、領域DDA1からの領域判定信号R、並びに、補間係数 α を入力とし、画像メモリ(図示しない)に対するライトデータWDm及びライトインターブル信号WEを生成する。

【0074】図14にピクセル演算部55の詳細構成図を示す。同図に示すように、ピクセル演算部55は、R、G、及びBの色に応じた α ブレンディング演算器71、72、及び73、色入力レジスタ76、色出力レジスタ77、Z出力レジスタ78、Z入力レジスタ79、ライトインターブル遅延レジスタ80、並びにZ比較器75から構成されている。

【0075】色入力レジスタ76を介してバッファメモリから読み込んだ色値DD、及び色DDA51からの色値(描画データ)SDは、R、G、及びBに分解されて(DDr, DDg, DDb、並びに、SDr, SDg, SDb)、3つの α ブレンディング演算器71、72、及び73で演算される。 α ブレンディング演算器71、72、及び73の詳細構成図を図15に示す。減算器81、乗算器83、及び加算器85を備えて、次の計算を

行なっている。

【0076】

$$WD_j = \alpha \times SD_j + (1 - \alpha) \times DD_j \quad (8)$$

ここで、 $j = r, g, b$ であり、 WD_j は画像メモリへのライトデータである。

【0077】 $ZDDA$ 53からの Z 値 Z_i は、 Z 入力レジスタ79を介してバッファメモリから読み込んだ Z 値 Z_m と Z 比較器75で比較され、書き込むデータの方が手前にある（ Z 値が小さい）時、比較結果 CO は“1”となり、多角形の内部または辺の近辺であることを示す領域判定信号 R との論理積をゲート回路 $G11$ により取って、ライトイネーブル信号 WE を生成する。但し、書き込みデータとのタイミングを合わせるために、ライトイネーブル遅延レジスタ80を介して出力される。

【0078】

【発明の効果】以上のように本発明によれば、計算手段により多角形の各辺に対応して2次元座標系の1次式を順次計算し、また描画点の前記多角形に対する相対的位置関係を判定し、更に各描画点の前記多角形の辺からの変位を求め、この変位に基づき、変換手段により前記多角形の辺の近辺の描画点の色または階調を変え、ピットマップメモリ上で前記多角形の内部を塗りつぶす、或いは陰影付けを行なうこととしたので、従来独立の処理であった、アンチエリエアスの為の変位の計算処理と、塗りつぶしにおける多角形の内部領域の判定処理とを共通に行なうことができ、より少ないハードウェア量で、高速にアンチエリエアス処理を施した多角形を描画可能なイメージ処理装置を提供することができる。

【0079】また、本発明によれば、計算手段により幅を持つ直線の両側の辺にそれぞれ対応して2次元座標系の1次式を順次計算し、また描画点の前記直線の両側の辺に対する相対的位置関係を判定し、更に各描画点の前記直線の両側の辺からの変位を求め、この変位に基づき、変換手段により前記直線の両側の辺の近辺の描画点の色または階調を変えて、アンチエリエアスされた直線を描くこととしたので、アンチエリエアスの為の変位の計算処理と、塗りつぶしにおける幅を持つ直線の内部領域の判定処理とを共通に行なうことができ、より少ないハードウェア量で、高速にアンチエリエアス処理を施した直線を描画可能なイメージ処理装置を提供することができる。

【0080】更に、本発明によれば、計算手段により多角形の各辺に対応して2次元座標系の1次式を順次計算し、また描画点の前記多角形に対する相対的位置関係を判定し、更に各描画点の前記多角形の辺からの変位を求め、この変位に基づき、比率決定手段によりピットマップメモリに書き込むべき値と、既に該アドレスに書き込まれている値とを混ぜ合わせるべき比率を決定し、ピットマップメモリ上で前記多角形の内部を塗りつぶす、或いは陰影付けを行なうこととしたので、上述のイメージ

処理装置を3次元グラフィックの多角形の陰影付け処理等に適用することが可能となる。

【図面の簡単な説明】

【図1】本発明の第1の実施例に係るイメージ処理装置の構成図である。

【図2】本発明の作用説明図であり、多角形の辺までのY軸方向の距離を説明する図である。

【図3】第1の実施例のイメージ処理装置における領域DDAの詳細構成図である。

10 【図4】第1の実施例のイメージ処理装置における辺DDAの詳細構成図である。

【図5】第1の実施例のイメージ処理装置の辺DDAにおける出力値生成回路の論理回路図である。

【図6】第1の実施例のイメージ処理装置におけるアドレス生成部のアドレス発生の説明図である。

【図7】第1の実施例のイメージ処理装置の変形例におけるスキャン方式の説明図である。

【図8】第1の実施例のイメージ処理装置の変形例におけるスキャン方式の説明図である。

20 【図9】第1の実施例のイメージ処理装置の変形例における辺DDAの詳細構成図である。

【図10】第1の実施例のイメージ処理装置の別の変形例における幅を持つ直線の描画を説明する図である。

【図11】本発明の第2の実施例に係るイメージ処理装置の構成図である。

【図12】本発明の第2の実施例のイメージ処理装置における色DDAの構成図である。

【図13】本発明の第2の実施例のイメージ処理装置における色DDA及びZDDAの詳細構成図である。

30 【図14】本発明の第2の実施例のイメージ処理装置におけるピクセル演算器の詳細構成図である。

【図15】本発明の第2の実施例のイメージ処理装置のピクセル演算器における α ブレンディング演算器の詳細構成図である。

【図16】多角形の辺のエリエアシングの説明図である。

【図17】アンチエリエアスされた多角形の辺の説明図である。

【図18】従来技術によるアンチエリエアスの説明図である。

40 【図19】従来技術によるアンチエリエアスでの空間フィルタの説明図である。

【図20】従来技術による多角形のスキャン方式の説明図である。

【符号の説明】

1 領域DDA（計算手段）

3 傾きレジスタ

5 テーブルROM（変換手段）

7 セレクタ

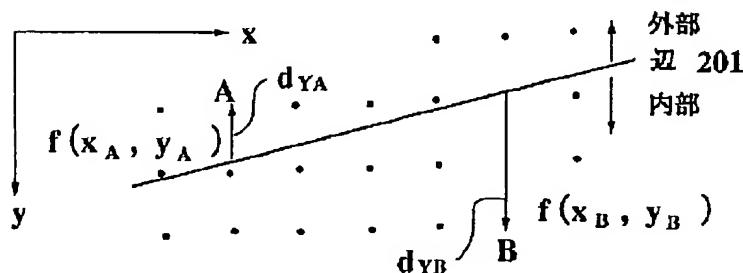
9 アドレス生成部

50 DBUS データバス

ADR アドレス
 XYSEL アドレスの変化方向がX軸方向かY軸方向
 かを示す信号
 ESEL 邊選択信号
 VAL 変位信号
 GRD 邊の傾きの値
 C 階調の値
 P, R 領域判定信号
 WDM ライトデータ
 WE ライトイネーブル信号
 11, 12, 13 邊DDA
 15 ブライオリティエンコーダ
 17 セレクタ
 19 領域判定回路
 P0, P1, P2 描画点が辺の近辺であることを示す
 信号
 Q0, Q1, Q2 描画点がその辺に対して三角形の内
 部であることを示す信号
 V0, V1, V2 $f(x, y)$ の値の符号を含んだ小
 数部
 YA, XC, YC, XC, SAVE レジスタ
 21, 22, 61, 62 セレクタ
 23, 63 加算器
 25 出力値生成回路
 sign 符号ビット
 dec 小数部
 int 整数部
 XAo レジスタXAの出力

* G1~G4, G11 ゲート回路
 203 多角形
 205, 213, 223 矩形領域
 211, 221 三角形
 P1, P2, P3, P1y, P2y, P3y 点
 231, 232 直線の両側線
 233 バウンディングボックス
 51 色DDA
 53 ZDDA
 10 55 ピクセル演算部
 α 補間係数
 51r R·DDA
 51g G·DDA
 51b B·DDA
 SD, SDj, SDr, SDg, SDb 色DDAから
 の色値
 Zi ZDDAからのZ値
 DD, DDM バッファメモリから読み込んだ色値
 Zm バッファメモリから読み込んだZ値
 20 71, 72, 73 α ブレンディング演算器
 76 色入力レジスタ
 77 色出力レジスタ
 78 Z出力レジスタ
 79 Z入力レジスタ
 80 ライトイネーブル遅延レジスタ
 75 Z比較器
 WD, WDj 画像メモリへのライトデータ
 Co 比較結果

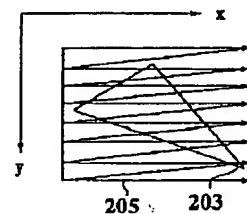
【図2】



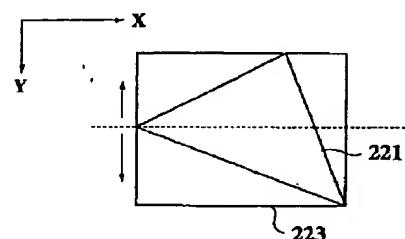
$$f(x_A, y_A) < 0$$

$$f(x_B, y_B) > 0$$

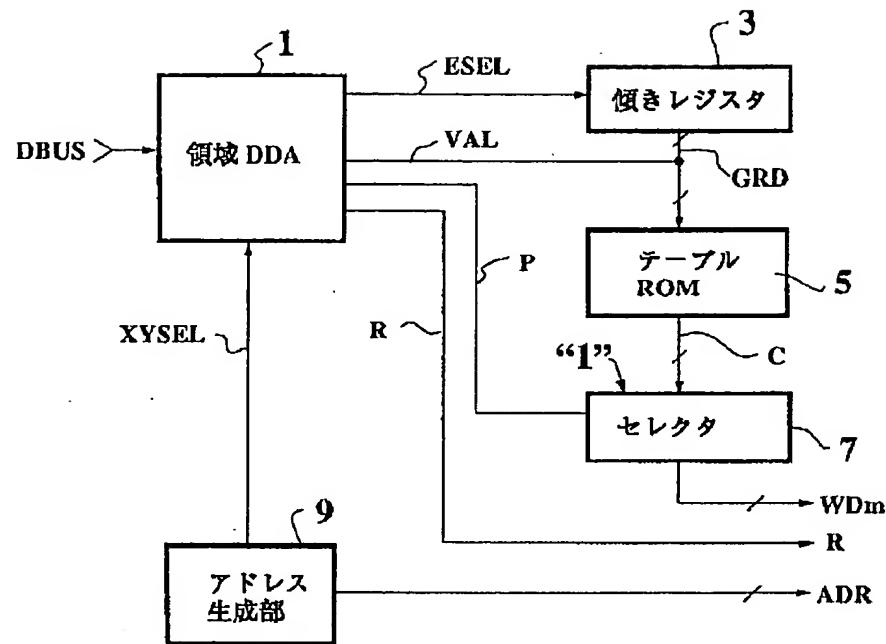
【図6】



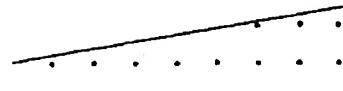
【図8】



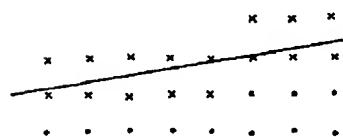
【図1】



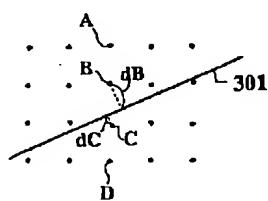
【図16】



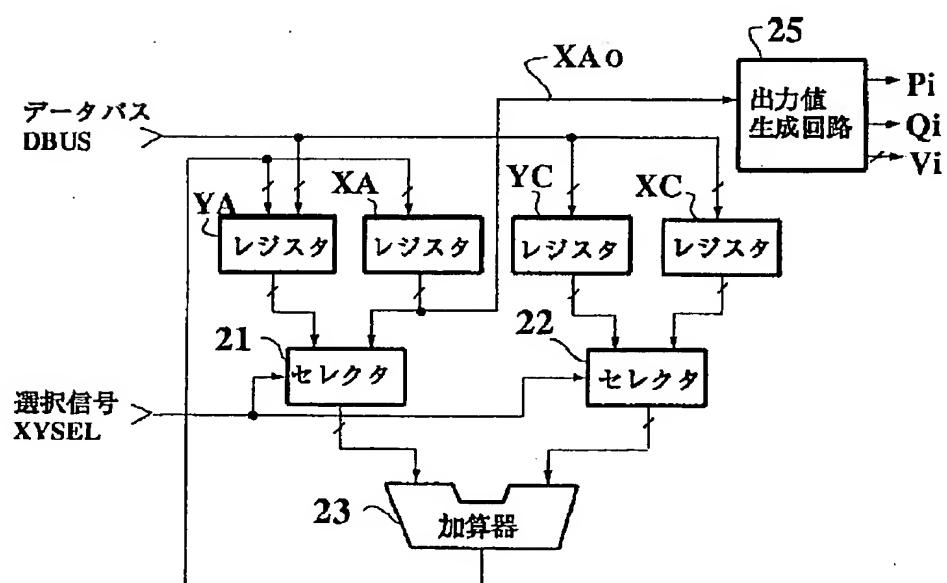
【図17】



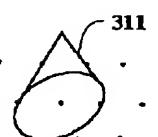
【図18】



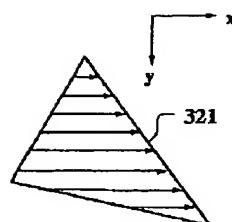
【図4】



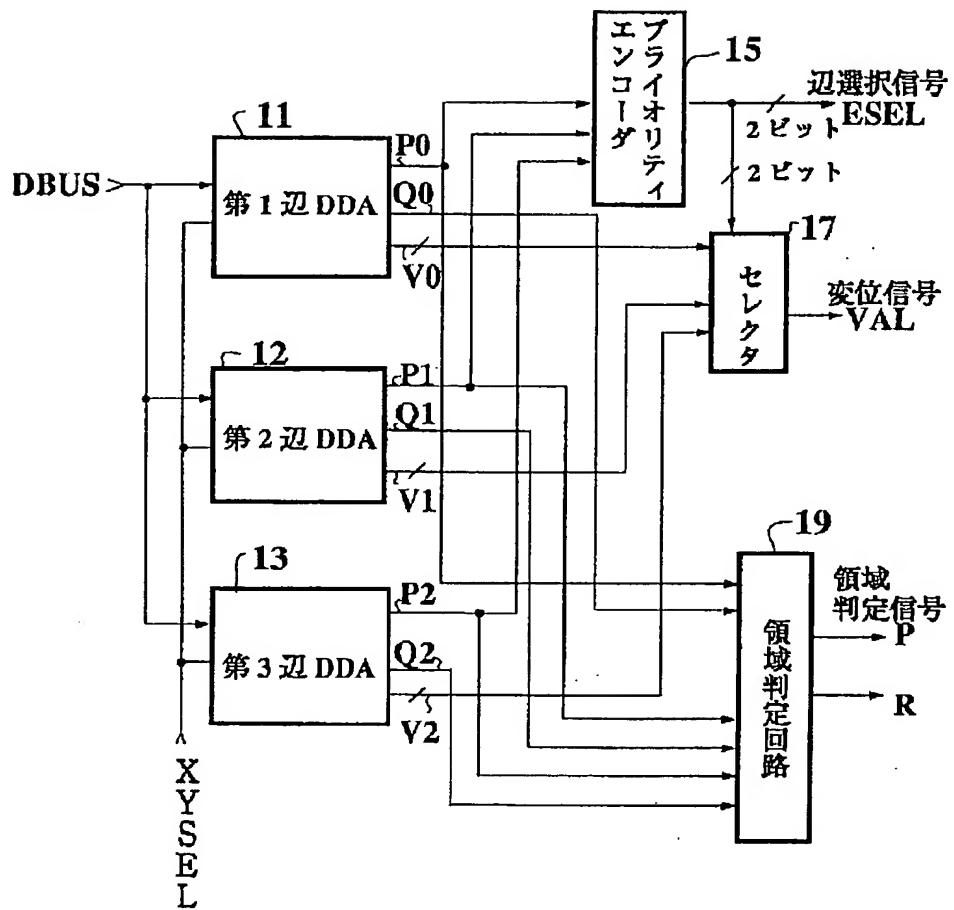
【図19】



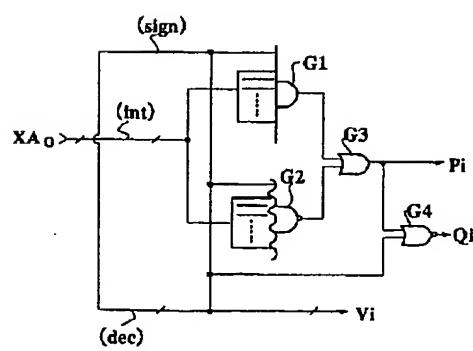
【図20】



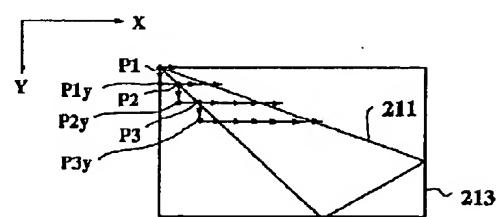
【図3】



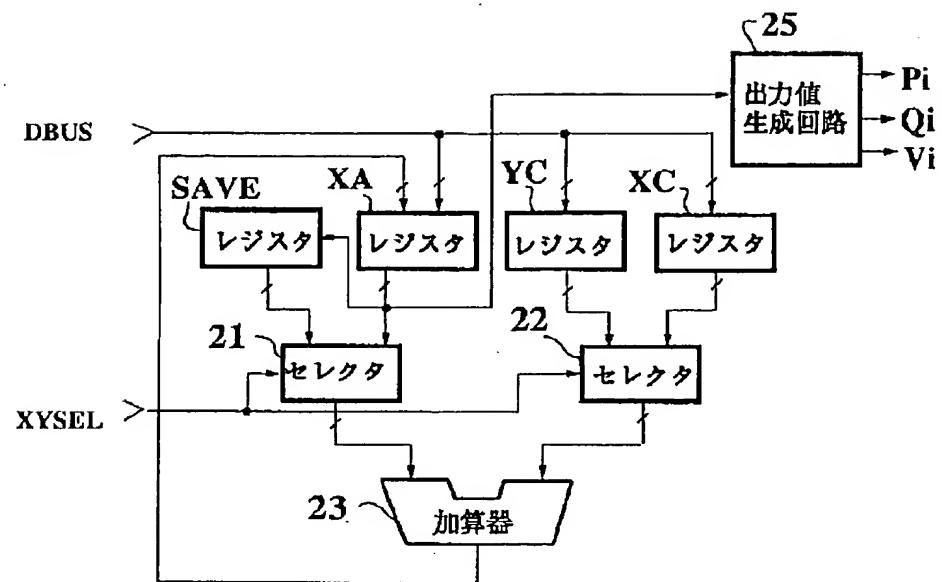
【図5】



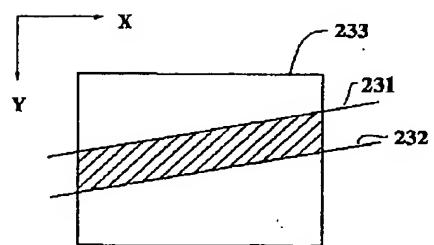
【図7】



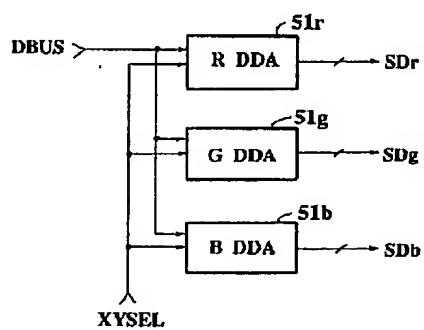
【図9】



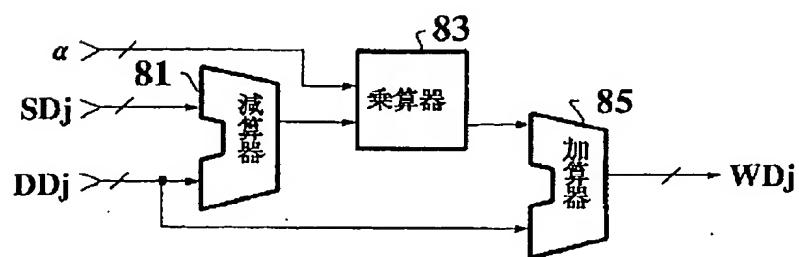
【図10】



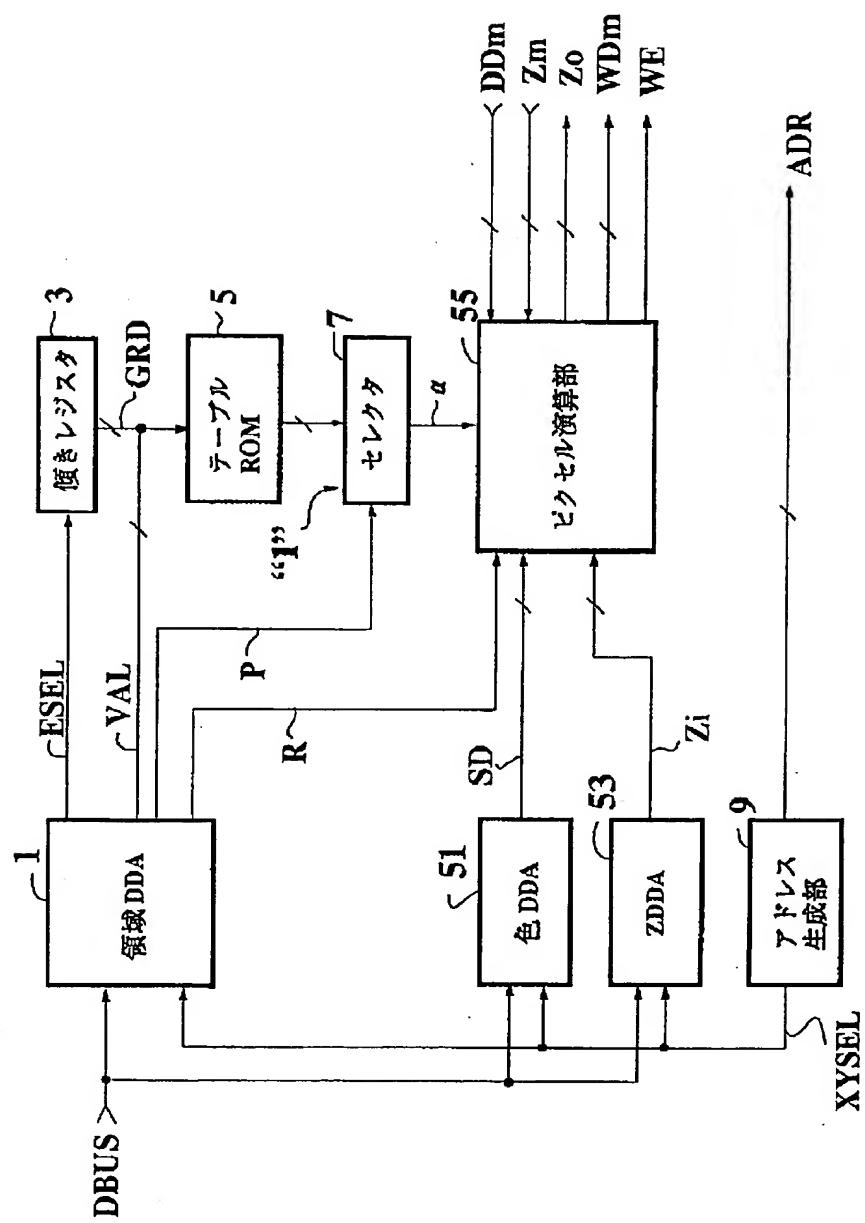
【図12】



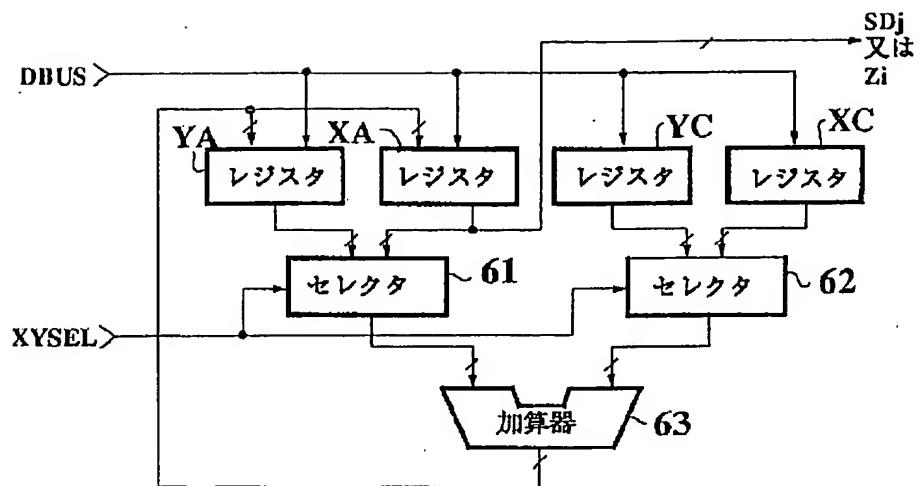
【図15】



〔図11〕



【図13】



【図14】

